

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-022548

(43)Date of publication of application : 28.01.1994

(51)Int.Cl.

H02M 3/28

(21)Application number : 04-059761

(71)Applicant : SANKEN ELECTRIC CO LTD

(22)Date of filing : 14.02.1992

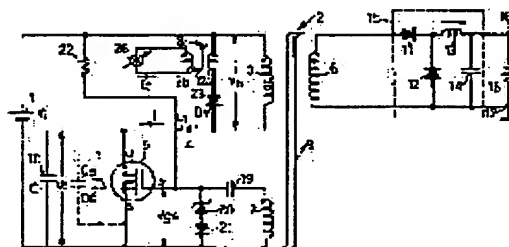
(72)Inventor : KO BUNKEN
HARADA KOSUKE

(54) SWITCHING POWER SUPPLY

(57)Abstract:

PURPOSE: To increase an efficiency and to reduce a noise and the cost by constituting a switching power supply of a self-excited DC-DC converter, etc., with automatic oscillation function-added simple circuits so that it may resonate only at the time of switching and by making a zero-volt switching possible.

CONSTITUTION: When a FET5 is in an on-state, a magnetic flux of an iron core 23 of a saturable inductance 8 increases. When the saturable inductance 8 gets saturated, the FET5 gets turned off and a reactor 4 and a capacitor 10 resonate and a voltage between a drain and a source of the FET5 rises in the shape of a sine wave. Then, when a magnetic core 9 of a saturable transformer 2 is saturated, the reactor 4 and the capacitor 10 resonate and the voltage between the drain and the source of the FET5 drops in the shape of a sine wave. When the voltage becomes zero, the magnetic core 9 gets unsaturated and the FET5 gets turned off. Thus, the voltage of the FET5 at the time of a turn-on and a turn-off is made into the shape of a sine wave and a zero-volt switching is conducted for preventing a voltage peak.



LEGAL STATUS

[Date of request for examination] 20.03.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3008647

[Date of registration] 03.12.1999

[Number of appeal against examiner's decision of rejection]

(19) 日本国特許庁(JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 6 - 2 2 5 4 8

(43) 公開日 平成6年(1994)1月28日

(51) Int. Cl. ⁵

H 0 2 M 3/28

識別記号

庁内整理番号

F I

技術表示箇所

Q 8726-5 H

審査請求 未請求 請求項の数 3

(全 6 頁)

(21) 出願番号 特願平4-59761

(22) 出願日 平成4年(1992)2月14日

(71) 出願人 000106276

サンケン電気株式会社

埼玉県新座市北野3丁目6番3号

(72) 発明者 顧 文建

福岡県福岡市東区筥松3-6-28明石ビル4
09号

(72) 発明者 原田 耕介

福岡県福岡市中央区桜坂2-4-6

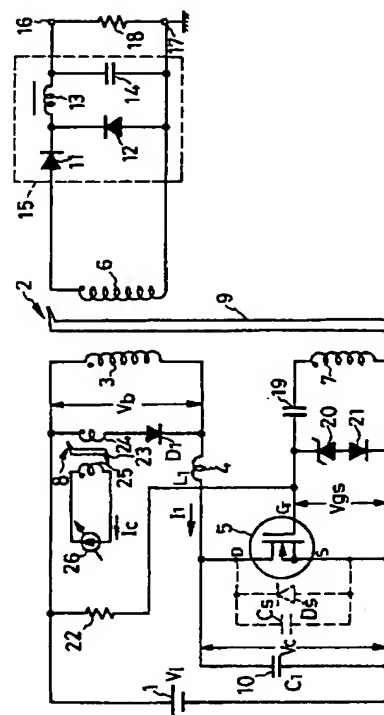
(74) 代理人 弁理士 高野 則次

(54) 【発明の名称】 スイッチング電源装置

(57) 【要約】

【構成】 ゼロボルトスイッチングが可能なスイッチングレギュレータの構成を簡単にする。

【構成】 1次巻線3と、2次巻線6と、3次巻線7と、角形可飽和磁心9を有する可飽和トランス2を設ける。1次巻線3に並列にダイオードD1を介して可飽和インダクタンス8を接続する。この可飽和インダクタンス8の磁心23に制御巻線25を巻き回し、ここに制御電流を流す。1次巻線3に直列にFET5を接続すると共に共振用リアクトル4を接続する。FET5に並列に共振用コンデンサ10を接続する。3次巻線7をFET10のゲート・ソース間に接続する。磁心23が飽和すると、FET5がターンオフすると共に、リアクトル4とコンデンサ10の共振が生じ、FET5のドレイン・ソース間電圧が正弦波状に上昇する。次に、磁心9が飽和すると、リアクトル4とコンデンサ10の共振が生じ、FET5のドレイン・ソース間電圧が正弦波状に降下する。電圧が零になると、磁心9が非飽和になり、FET5がターンオンする。



【特許請求の範囲】

【請求項1】 可飽和磁心と1次巻線と2次巻線と3次巻線とを有する可飽和トランスと、

前記1次巻線に接続された直流電源と、

前記1次巻線に直列に接続されたスイッチング素子と、
前記スイッチング素子の一方の主端子と他方の主端子との間に接続されたコンデンサ及び／又は浮遊容量と、

前記1次巻線に並列に接続された可飽和インダクタンスとダイオードとの直列回路と、

前記可飽和インダクタンスに磁気制御を行うための磁気制御手段と、

前記1次巻線及び前記可飽和インダクタンスに対して直列に接続されたリアクトルと、

前記スイッチング素子の制御端子に接続された起動回路とを備え、前記3次巻線が前記スイッチング素子の前記制御端子と前記他方の主端子との間に接続されており、且つ前記コンデンサ及び／又は浮遊容量と前記リアクトルが前記スイッチング素子のオン・オフの繰返し周波数よりも高い周波数で共振する静電容量値とインダクタンス値を有していることを特徴とするスイッチング電源装置。

【請求項2】 前記磁気制御手段は前記可飽和インダクタンスの可飽和磁心に巻かれた制御巻線とこの制御巻線に接続された可変電流源であることを特徴とする請求項1記載のスイッチング電源装置。

【請求項3】 更に、前記2次巻線に接続された整流平滑回路を有することを特徴とする請求項1又は2記載のスイッチング電源装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、自励型DC-DCコンバータ等のスイッチング電源装置に関する。

【0002】

【従来の技術及び発明が解決しようとする課題】スイッチング素子をPWMパルスで制御する形式の他励型スイッチングレギュレータは種々の分野で使用されている。しかし、この他励型スイッチングレギュレータの直流電圧断続用のスイッチング素子のターンオン及びターンオフは、零電流及び零電圧の状態で行われないために、比較的大きいスイッチング損失が生じる。また、ターンオフ時にサージ電圧が発生するために、これを吸収するためのスナバ回路が必要になる。

【0003】この種の欠点を解決するものとして、正弦波で動作する共振型コンバータが提案されている。この共振型コンバータによれば、零電流スイッチング又は零電圧スイッチングが可能になり、スイッチング損失及び電圧サージ／電流サージを低減させることができる。しかし、共振を利用するため、高周波電流／電圧の実効値が非常に大きくなり、これによってスイッチング素子のコンダクション損失、磁気部品の鉄損及び銅損が増え

る。

【0004】共振型コンバータの問題点を解決するために、ターンオフ及び／又はターンオン時のみ共振させる部分共振型コンバータが提案されている。しかし、従来の部分共振型コンバータでは、部分共振のためのスイッチング素子が必要になり、装置がコスト高になった。

【0005】そこで、本発明はスイッチング電源装置の効率の向上、雑音の低減及びコストの低減を図ることを目的とする。

【0006】

【課題を解決するための手段】上記目的を達成するための本発明は、可飽和磁心と1次巻線と2次巻線と3次巻線とを有する可飽和トランスと、前記1次巻線に接続された直流電源と、前記1次巻線に直列に接続されたスイッチング素子と、前記スイッチング素子の一方の主端子と他方の主端子との間に接続されたコンデンサ及び／又は浮遊容量と、前記1次巻線に並列に接続された可飽和インダクタンスとダイオードとの直列回路と、前記可飽和インダクタンスに磁気制御を行うための磁気制御手段と、前記1次巻線及び前記可飽和インダクタンスに対して直列に接続されたリアクトルと、前記スイッチング素子の制御端子に接続された起動回路とを備え、前記3次巻線が前記スイッチング素子の前記制御端子と前記他方の主端子との間に接続されており、且つ前記コンデンサ及び／又は浮遊容量と前記リアクトルが前記スイッチング素子のオン・オフの繰返し周波数よりも高い周波数で共振する静電容量値とインダクタンス値を有していることを特徴とするスイッチング電源装置に係わるものである。

【0007】請求項2に示すように、制御巻線と制御電流源を設けることが望ましい。

【0008】請求項3に示すように、直流出力を得るための整流平滑回路を設けることができる。

【0009】

【作用】可飽和インダクタンスが飽和すると、リアクトルとコンデンサ及び／又は浮遊容量との共振回路が形成され、コンデンサ及び／又は浮遊容量が充電される。トランスの可飽和磁心はスイッチング素子のターンオン及びターンオフを生じさせるための働きを有すると共に、1次巻線のインダクタンス値が大きい状態と小さい状態とを作り出す働きを有する。トランスの可飽和磁心が飽和して1次巻線のインダクタンス値が小さくなると、リアクトルと、コンデンサ及び／又は浮遊容量の静電容量との共振が生じ、コンデンサ及び／又は浮遊容量が放電する、トランスの可飽和磁心及び可飽和インダクタンスの磁心が非飽和状態の時には共振が中断される。3次巻線はスイッチング素子を正帰還制御する。請求項2の制御巻線は可飽和インダクタンスの磁気制御に寄与する。請求項3の整流平滑回路は直流出力を得るためのものである。

【0010】

【第1の実施例】次に、図1～図10を参照して本発明の実施例に係わるスイッチング電源装置を説明する。

【0011】図1において、整流回路と平滑回路又は蓄電池等から成る直流電源1の一端と他端との間には可飽和トランス2の1次巻線3と共振用リアクトル4とスイッチング素子としての絶縁ゲート型FET（電界効果トランジスタ）5との直列回路が接続されている。可飽和トランス2は1次巻線3の他に、2次巻線6、3次巻線7、及び角型可飽和磁心9を有する。1次巻線3に並列に可飽和インダクタンス8がダイオードD1を介して並列に接続されている。

【0012】共振用リアクトル4は1次巻線3に対して直列に接続されている。共振用コンデンサ10はFET5のドレイン（第1の主端子）とソース（第2の主端子）との間に接続されている。FET5は破線で示すようにドレイン・ソース間に浮遊容量Csを有し、更にダイオードDsを内蔵している。共振用リアクトル4のインダクタンス値をL1、1次巻線3及び可飽和インダクタンス8のインダクタンス値及びFET5の容量を無視すると、C1とL1の直列共振回路が形成される。L1とC1の値は、これによる共振周波数がFET5のオン・オフの繰返し周波数よりも高くなるように設定されている。各部の定数は次の通りである。FET5は2SK577であり、コンデンサ10の容量C1は約1nF、リアクトル4のインダクタンス値L1は約3.8μFである。また電源電圧Vaは140V、出力電圧は5V、出力電流は0～20Aである。

【0013】出力回路を構成するために、2次巻線6には、ダイオード11、12と、平滑用リアクトル13と、平滑用コンデンサ14とから成る整流平滑回路15が接続され、この整流平滑回路15の出力端子16、17間に負荷18が接続されている。

【0014】3次巻線7は帰還による自動動作を可能にするために結合コンデンサ19を介してFET5のゲート（制御端子）とソースとの間に接続されている。FET5のゲート・ソース間に対して並列であると共に、3次巻線7と結合コンデンサ19とに対しても並列になるようにツェナーダイオード20とダイオード21の直列回路が接続されている。コンデンサ19とツェナーダイオード20はゲート・ソース間電圧の正方向最大振幅値をツェナー電圧Vzまでシフトダウンし、t1～t4間におけるゲート・ソース間電圧をゲートしきい値Vthより低くさせる働きを有する。

【0015】起動抵抗22は直流電源1とFET5のゲートとの間に接続されている。なお、起動抵抗22を起動パルスを与える回路等に置き換えることができる。

【0016】可飽和インダクタンス8は角型可飽和磁心23と巻線24とから成る。この可飽和インダクタンス28の磁心23には磁気制御用の制御巻線25が巻か

れ、ここに可変電流源26が接続されている。可変電流源26から制御巻線25に流す電流を変化させると、可飽和インダクタンス8の飽和に達するまでの時間幅及び可飽和トランス2が飽和するまでの時間幅が変化し、出力電圧が変化する。

【0017】

【動作】まず、負荷18を接続しないで出力端子16、17を開放した無負荷状態であると共に、制御電流源26を制御巻線25に一定の電流Icを流した制御状態における動作を、図2～図7を参照して説明する。但し、浮遊容量Cs、1次巻線3及び巻線24のインダクタンスを無視し、これ等がコンデンサ10とリアクトル4に含まれているものとして説明する。また、可飽和インダクタンス8の巻線24と制御巻線25の巻線数をそれぞれN24、N25とし、2つの磁心9及び23が非飽和状態にあるとする。直流電源1は起動抵抗22を通してFET5のゲート・ソース間を充電し、FET5がターンオンされる。直流電源1の電圧Viは可過飽和トランス2の1次巻線3に加えられ、3次巻線7に電圧が誘起され、その電圧が結合コンデンサ19を通じてFET5のゲート・ソース間に加えられ、FET5がオンに保持される。FET5がオンの時には、図2のt1以前及びt4～t5区間に示すように、FET5及びコンデンサ10の両端子間電圧Vcは実質的に0ボルト、1次巻線3に印加される電圧Vbは直流電源1の電圧Viとなる。FET5のオン期間にはトランス2の磁心9の磁束φは図3（A）のφ-mm f曲線（鎖交磁束φ対起磁力mm fの特性線であり、B-H曲線をもとに座標変換を行って得られた特性線）のa-b区間に従って直線的に増大する。一方、可飽和インダクタンス8の場合、直流電源1の電圧ViはダイオードD1とFET5のオンより、巻線24に印加し、磁心23の磁束は図3（B）のa-b区間に従って増大する。可飽和トランス2の1次巻線3には励磁電流I2、可飽和インダクタンス8の巻線24には励磁電流I3がそれぞれ流れる。磁心23に関しては、その起磁力はmm f = N25Ic + N24I3となる。角型磁心の場合、起磁力が十分小さく、励磁電流が無視でき、可飽和トランス2の電流I2と可飽和インダクタンス8の電流I3を無視すると、無負荷であるので、図2のt1以前及びt4～t5区間に示すように、リアクトル4に流れる電流I1は0となる。図4はFET5のオン期間即ちt1以前及びt4～t5区間の等価回路を示す。

【0018】可飽和インダクタンス8の磁心23の磁化状態がb点に至ると、この磁心23が飽和し、磁心23の鎖交磁束が図3（B）のb-d区間に示すようにほぼ一定に保持され、巻線24に誘起される電圧が小さくなり、ダイオードD1がオンのため、可飽和トランス2の1次巻線3に印加される電圧Vbも小さくなり、磁心9の鎖交磁束は図3（A）のようにほぼ点bに保持され、

3次巻線7に誘起される電圧も小さくなり、FET5のゲート・ソース間電圧 V_{gs} がしきい値電圧より低くなり、FET5がターンオフされる。磁心23の飽和のため、可飽和インダクタンス8のインピーダンスが小さくなり、リアクトル4のインダクタンス $L1$ とコンデンサ10の容量 $C1$ と直列共振が図5に示す等価回路で生じ、電流 $I1$ が流れ、コンデンサ10が充電され、この電圧 V_c が図2の $t1 \sim t2$ 区間に示すように電源電圧 V_i の2倍の値 $2V_i$ に向かって上昇する。従って、 $t1 \sim t2$ のターンオフ期間においてFET5の両端電圧 V_c は図2に示すように正弦波状に徐々に増大する。磁心23が図3(B)の $\Psi - mmf$ 曲線のd点まで磁化された後に鎖交磁束 Ψ の減少が生じ、b点で再び非飽和状態に移行する。

【0019】次の区間では、磁心9、23が非飽和状態にあるので、1次巻線3及び可飽和インダクタンス28のインダクタンス値が非常に大きくなり、共振動作が中断し、励磁電流 $I2$ と $I3$ を無視すればコンデンサ10の電圧 V_c は図2の $t2 \sim t3$ 区間に示すように $2V_i$ に保持される。この結果、1次巻線3には $V_i - 2V_i = -V_i$ の電圧が連続的に印加され、磁心9は逆方向に励磁され、鎖交磁束 Ψ は図3(A)のb-a区間に示すようにa点に向かって変化する。その間、巻線7には負の電圧が誘起され、FET5はオフのままである。一方、可飽和インダクタンス8では、鎖交磁束が飽和状態からb点に戻った後も、図3(B)のb-a区間に示すように起磁力 $mmf = N_{25}I_c + N_{24}I_3$ は $N_{25}I_c$ よりも大きいので、巻線24に電流 $I3$ が連続に流れており、ダイオードD1がオン状態のままである。その結果、巻線24にも $V_i - 2V_i = -V_i$ の電圧が連続的に印加され、磁心23は逆方向に励磁され、鎖交磁束 Ψ は図3(B)に示すようにa点に向かって変化する。なお、 $t2 \sim t3$ 区間の等価回路を図6で示すことができる。

【0020】次に磁心23の鎖交磁束 Ψ がa点に達すると、図3(B)のa点で示されるように起磁力 $mmf = N_{25}I_c + N_{24}I_3$ は $N_{25}I_c$ と等しくなり、巻線24の電流 $I3$ は零となり、ダイオードD1がオフとなり、鎖交磁束 Ψ はa点に保持される。一方、磁心9は引き続き電圧 $-V_i$ によって、負方向の飽和磁束になるまで励磁される。磁心9の鎖交磁束がa点に達すると、磁心9が飽和し、1次巻線3のインダクタンスが小さくなるので、図7に示す共振回路が形成される。これにより、コンデンサ10の電圧 V_c 即ちFET5のドレイン・ソース間電圧は図2に示すように正弦波に従って徐々に低下し、零に戻る。磁心9の鎖交磁束は図3(A)のa-c-aに沿って変化する。c点を経てa点に戻ると、磁心9は非飽和になり、直流電源1の電圧 V_i は可飽和トランス2の1次巻線に印加され、3次巻線7に電圧が誘起され、FET5がターンオンされる。次の動作では、可飽和トランス2の1次巻線に直流電源1の電圧 V_i が印

加され、磁心9は図3(A)のa-b区間に沿って励磁される。同時に、その直流電源1の電圧 V_i はダイオードD1とFET5のオンより、可飽和インダクタンス8の巻線24にも印加し、磁心23は図3(B)のa-b区間に示すように励磁される。しかる後、図3(A)の $\Psi - mmf$ 曲線のa-b-a-c-aの動作及び図3(B)のa-b-d-b-aの動作が繰返して生じる。従って、定常状態では、両磁心9と23はa点より、同時に同じ電圧 V_i で励磁されることになり、両磁心の鎖交磁束の正方向の変化分は等しくなる。次の負方向の励磁もb点より同時に同じ電圧 $-V_i$ によって行われ、両磁心の鎖交磁束の負方向の変化分も等しくなり、磁心23の鎖交磁束がa点に達すると同時に、磁心9の鎖交磁束も飽和磁束のa点に達する。その結果、期間 $t2 \sim t3$ と期間 $t4 \sim t5$ の長さはともに $\Delta\Psi/V_i$ となる。一方、期間 $t2 \sim t2$ と期間 $t3 \sim t4$ は $L1$ 、 $C1$ の共振周波数で決められる。

【0021】図8は負荷状態の各部の状態を示す。図8の負荷状態での1次巻線3に流れる電流 $I1$ は図8に示すFET5に流れる電流 I_s と図2に示した共振時の電流 $I1$ との合成になる。電流以外の各部の状態変化は図2とほぼ同一である。図8のFET5の両端電圧 V_c と電流 I_s との関係から明らかなように、 $t1 \sim t2$ のターンオフ期間及び $t3 \sim t4$ のターンオン期間において、零ボルトスイッチングが達成されている。

【0022】図1の回路でFET5のオフ期間は $t1 \sim t4$ であり、オン期間は $t4 \sim t5$ であり、 $\Delta\Psi$ を変えることによって、FET5のオン時比率が変えられ、出力が変化される。可変電流源26から制御巻線25に流す電流 I_c はそのためである。図9及び図10はこれを説明するものであり、制御電流 I_c が負方向に大きい時には図9に示すようにa-b区間が長くなり、鎖交磁束の変化分 $\Delta\Psi$ も大きくなり、期間 $t2 \sim t3$ と $t4 \sim t5$ が長くなり、そのため、オフ期間 $t1 \sim t4$ とオン期間 $t4 \sim t5$ の長さは近づいていく。その結果、オン時比率は0.5に近づいていく。一方、制御電流 I_c を正方向に大きくすると、図10に示すように、a-b区間が短くなり、鎖交磁束の変化分 $\Delta\Psi$ も小さくなり、期間 $t2 \sim t3$ と $t4 \sim t5$ が短くなり、そのため、オン期間 $t4 \sim t5$ はオフ期間 $t1 \sim t4$ に比べ、大変短くなる。その結果、オン時比率は0に近づいていく。このコンバータはPWMコンバータと同様な特性を持ち、出力電圧はオン時比率によって決定される。従って、制御電流を変えることによって出力電圧を一定に制御することができる。なお、図示は省略されているが、出力電圧を検出し、可変電流源26を制御する手段が設けられている。

【0023】本実施例によれば、零ボルトスイッチング動作が可能であると共に自励共振させることが可能なスイッチング電源装置を極めて簡単な回路で構成すること

ができる。またスナバー回路が不要になる。この結果、スイッチング電源装置の効率を高め雑音を低減することができる。

【0024】

【変形例】本発明は上述の実施例に限定されるものでなく、例えば次の変形が可能なものである。

(1) 浮遊容量 C_s が大きい場合にはコンデンサ10を省くことができる。

(2) 可飽和トランス2の1次巻線3側に存在する漏れインダクタンスと可飽和インダクタンス8の巻線24側に存在する漏れインダクタンスが大きい場合は、リアクトル4を省くことができる。

(3) FETの代りにバイポーラトランジスタ等の別のスイッチング素子を使用することができる。

(4) 可飽和トランス2の2次巻線6を省き、1次巻線3と並列に新たに線形トランス（非飽和トランス）の1次巻線を接続し、その線形トランスの2次巻線の電圧を整流平滑し、出力をとることができる。

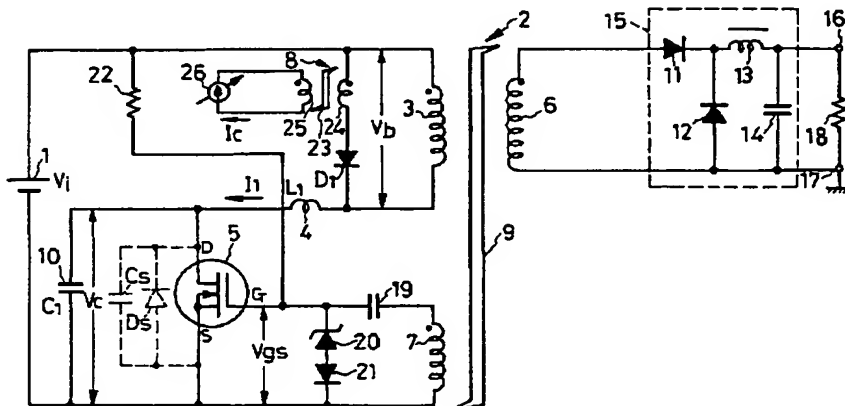
(5) 図1の整流平滑回路15を省いてインバータ回路にすることができる。

【0025】

【発明の効果】上述から明らかなように各請求項の発明によれば、簡単な回路で自励発振させることが可能になり、且つターンオン期間及びターンオフ期間のスイッチング素子の電圧を共振動作で正弦波にしてゼロボルトスイッチングを達成し、スイッチング素子の電圧ピークを抑制することが可能になる。従って、効率の高いスイッチング電源装置を提供することができる。

【図面の簡単な説明】

【図1】



【図1】第1の実施例のスイッチング電源装置を示す回路図である。

【図2】図1の回路の無負荷時の V_c 、 I_1 、 V_b 、 V_{gs} 、 ϕ を示す波形図である。

【図3】2つの可飽和磁心の Ψ - $m f$ 特性図及び動作時の鎖交磁束変化を示す図である。

【図4】図1のFETのオン期間の等価回路図である。

【図5】図1のFETのターンオフ期間の等価回路図である。

【図6】図1のFETのオフ期間の等価回路図である。

【図7】図1のFETのターンオン期間の等価回路図である。

【図8】図1の回路の負荷時の V_c 、 I_1 、 V_b 、 V_{gs} 、 ϕ 、 I_s を示す波形図である。

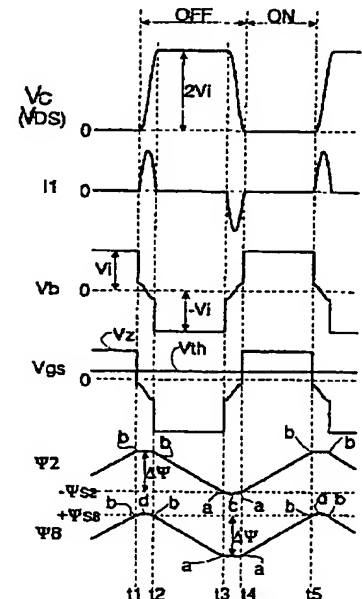
【図9】図1の制御巻線に負方向に大きな制御電流を流した時のFETの電圧を示す波形図である。

【図10】図1の制御巻線に正方向に大きな制御電流を流した時のFETの電圧を示す波形図である。

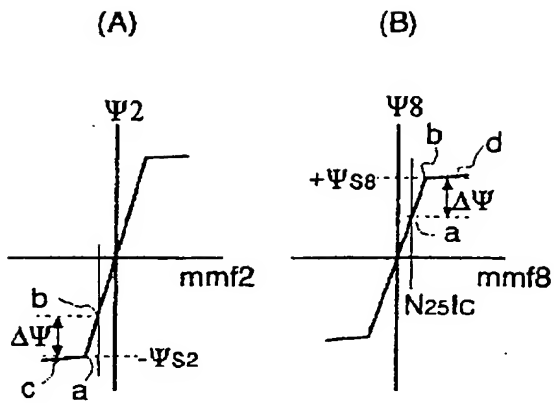
【符号の説明】

- | | |
|----|------------|
| 1 | 電源 |
| 2 | 可飽和トランス |
| 3 | 1次巻線 |
| 4 | リアクトル |
| 5 | FET |
| 6 | 2次巻線 |
| 7 | 3次巻線 |
| 8 | 可飽和インダクタンス |
| 9 | 可飽和磁心 |
| 10 | コンデンサ |

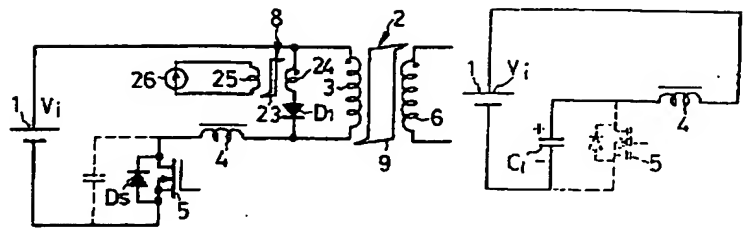
【図2】



【図 3】

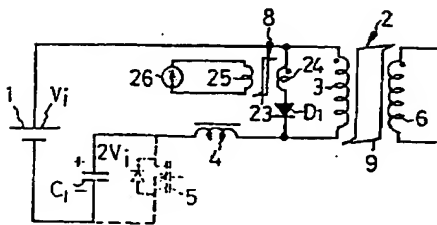


【図 4】

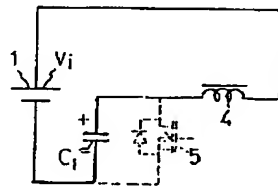


【図 5】

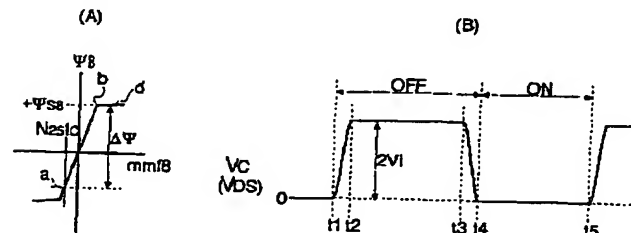
【図 6】



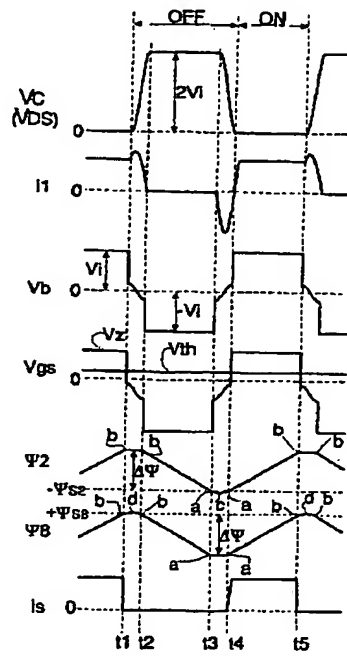
【図 7】



【図 9】



【図 8】



【図 10】

